

「HPCI整備計画調査研究」 -- 運用システム整備計画調査研究

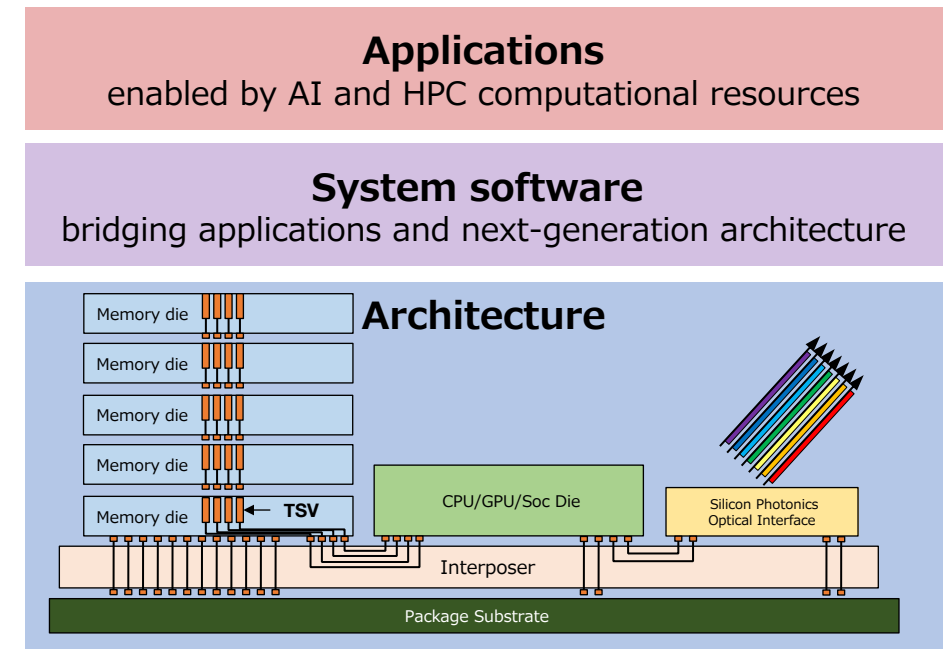
課題代表者： 佐藤 賢斗 (RIKEN R-CCS)

調査研究概要

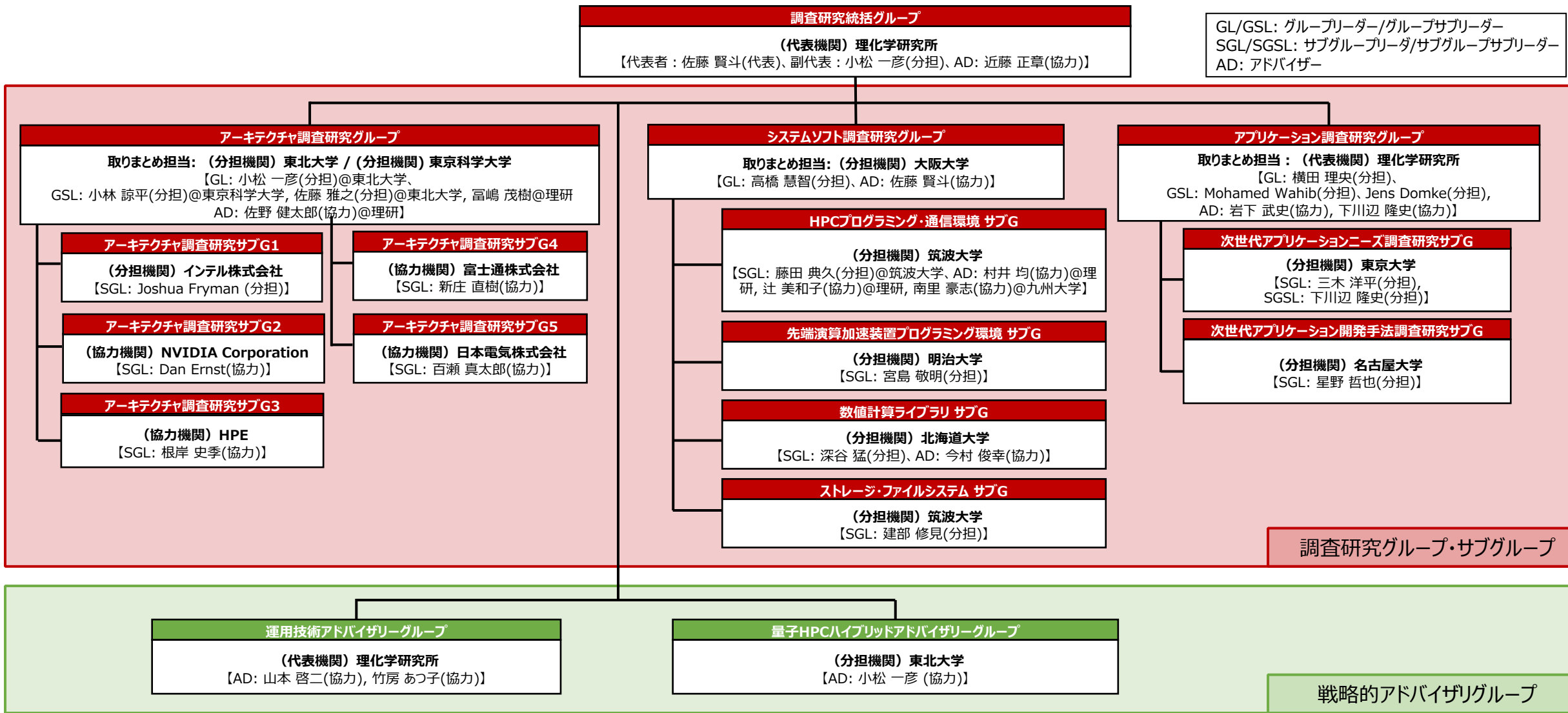
- HPCI（革新的ハイパフォーマンス・コンピューティング・インフラ）では、スーパーコンピュータ「富岳」の後継となる次期フラッグシップシステム（以下、「富岳NEXT」と表記）と、全国の多様な計算資源を一体的に活用する基盤の構築がこれまで進められている。「富岳NEXT」時代には、生成AIの急速な進展などに代表されるAI技術の飛躍的発展により、従来のシミュレーション計算に加えて、AIによる自動化を組み合わせたAI for Scienceの重要性が高まり、必要とされる計算資源も多様化・高度化している。
- こうした背景を踏まえ、本調査研究では「運用システム（計算機）整備計画」として、「富岳NEXT」およびそれ以降の新たなフラッグシップシステムとHPCIを構成する各システムが連携し、科学技術計算の成果を最大化するために必要な要素として、計算機アーキテクチャ、システムソフトウェア、そしてそれらを最大限に活用する次世代アプリケーションに関する調査研究を行い、実装に向けた具体的整備計画を提案することを目的とする。（FS1.0:「富岳」調査研究、FS2.0:「富岳NEXT」システム調査研究、FS3.0:「富岳NEXT」以降から約3年後）

調査研究内容

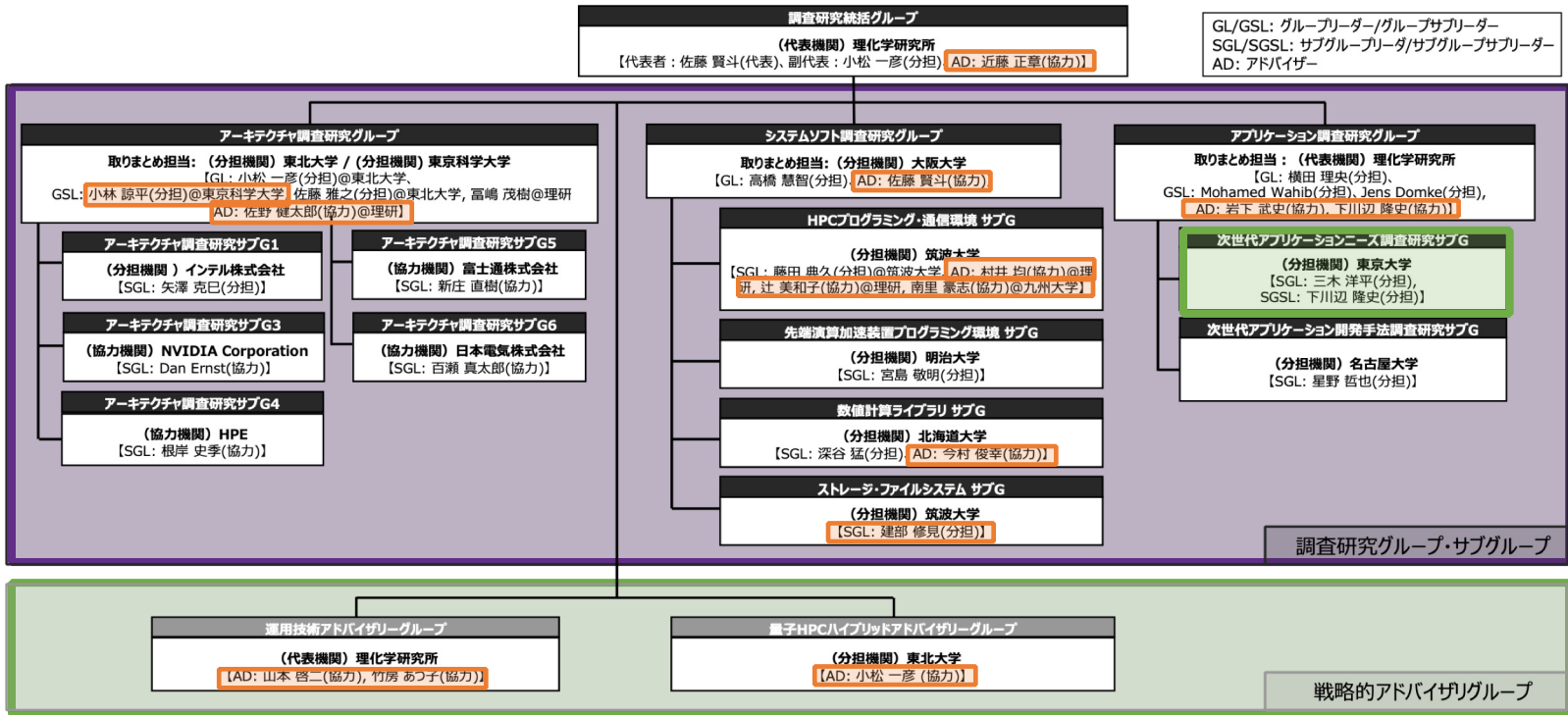
- **アーキテクチャ調査研究**
 - 参画するベンダーと連携し、次世代半導体技術、2.5/3/3.5次元積層実装技術、チップ間光通信技術などの先端技術に関する調査を行い、「富岳NEXT」時代におけるHPCIの多様なシステム構成について調査・検討
- **システムソフトウェア調査研究**
 - 「富岳」、「富岳NEXT」から継承される、既存のソフトウェアエコシステムを活かしつつ、国内開発と国際協調の役割分担を検討し、従来のシミュレーションに加えて、AI for Scienceに資するデータ利活用を支えるシステムソフトウェアについて調査・検討。
- **アプリケーション調査研究**
 - AI利活用（計算科学実験の自動化やコード自動生成等）による、次世代の革新的アプリケーション利用・開発技術の動向を調査し、それらを実現するために必要なシステム要件を明らかにする。本事業では特定のアプリ分野に偏ることなく将来有望かつ汎用性の高いアプリ利用・開発技術を見極め、幅広い科学技術課題に対応可能な基盤の構築のための要件を調査・検討



FS3.0 調査研究体制



実施体制：3つのポイント



- **ポイント①**：主要ベンダーと広範なHPCI提供機関の参画および連携による調査研究体制
 - 参画HPCI機関：9機関
- **ポイント②**：FS2.0からFS3.0へ調査研究技術の継承と「富岳NEXT」開発プロジェクトとの連携体制
 - **FS2.0→FS3.0継承**：継続して行う調査研究を担うグループ・サブグループにおいて、FS2.0チームのリーダーが該当のグループ・サブグループのアドバイザーとして参画することで、FS2.0からFS3.0へ調査研究技術を継承することが可能
 - **「富岳NEXT」連携**：「富岳NEXT」開発プロジェクトの中心的なメンバー（代表：近藤 正章、アーキ：佐野 健太郎、ソフト：佐藤 賢斗、運用：山本 啓二）が参画することで、「富岳NEXT」システム開発の最新の状況考慮しつつ、整合性を担保した調査研究が可能
- **ポイント③**：他調査研究チームとの連携体制や次世代HPC・AI開発支援拠点形成事業 (HAIRDESC) の連携体制
 - **他チーム連携**：戦略的アドバイザリーグループを設置することで他の調査研究チームとの連携を促進し、整合性を担保することが可能
 - * 運用技術アドバイザリーグループは、運用体制調査研究チーム、運用技術・セキュリティ実証研究チーム、量子HPCハイブリッドアドバイザリーグループは量子等ハイブリッド（連携）運用環境調査研究チームとの連携を担う
 - **HAIRDESC**：次世代アプリケーションニーズ調査研究サブグループがHAIRDESCとの連携を担い、そこからニーズ収集やベンチマークコードを収集・開発しつつ、本調査研究チームへフィードバック

調査研究目的

- アーキテクチャに関連する技術・研究動向の調査を通じて、我が国の計算基盤の発展のために次世代HPCIシステム群が備えるべきシステムの要件について調査・検討を行う。

調査研究内容

- アーキテクチャ調査研究グループ (分担機関: 東北大学、東京科学大学、理研):** アーキテクチャに関連する技術分野を包括的に調査し、アーキテクチャ調査研究チーム内の各サブグループと協力して、**我が国の研究開発分野での計算資源ニーズに応える能力を備えたシステムの実現方法の検討について統括**する。また、システムソフトウェア及びアプリケーション調査研究グループとも連携し、AI for Scienceや大規模科学計算等の**多様なアプリケーションにおいて個別に必要なとなる特徴的なアーキテクチャ要素技術についても検討**。
- アーキサブグループ1 (分担機関: インテル株式会社):** Xeon CPUとGPUによる混載ノード構成について現行/将来のロードマップに基づく多様なアーキについて調査・検討を行う。EMIBやFoverosといった先端パッケージ技術によるチップレット構成の評価。CXLの技術的検討。シリコンフォトニクスを用いたノード間高速通信技術の適用可能性。oneAPIを基盤としたクロスアーキテクチャ対応のプログラミング環境について分析。
- アーキサブグループ2 (協力機関: NVIDIA Corporation):** アプリ性能・電力性能を最大化するための将来のアーキテクチャ、システム構成、関連するソフトウェア等に関する当社の技術情報の提供、要素技術の調査、国内技術の活用可能性について検討する。
- アーキサブグループ3 (協力機関: HPE):** システムアーキテクチャ（プロセッサ、メモリ、ストレージ、I/O等）、OS、コンパイラ、ファイルシステム、ライブラリ、フレームワーク、開発言語等これらに関連する技術分野の調査研究。
- アーキサブグループ4 (協力機関: 富士通株式会社):** 将来利用可能な半導体製造技術（チップレット・パッケージング技術、メモリデバイス技術、光伝送技術）の調査研究を行うと共に、FUJITSU-MONAKA-Xの後続CPUの方向性の検討し、また対象とするアプリケーションドメインの調査研究、CPUと加速器からなるシステムのシステムソフトウェア開発の方向性について調査研究を行なう。
- アーキサブグループ5 (協力機関: 日本電気株式会社):** ベクトル・スカラ・アクセラレータ型等による混載ノード構成を含む多様なアーキ選択肢やロードマップの検討。特にベクトルアーキテクチャの技術特性（演算密度とのバランス、省電力性など）を基に次世代HPC、AIや量子などの適用可能性を検討する。効率的な運用や利用のためのシステムアーキやシステムソフトの開発の方向性について検討を行う。また、「富岳NEXT」時代のHPCIシステムがターゲットとする主要アプリケーションやベンチマークの性能について検討。

アーキテクチャ調査研究グループ

取りまとめ担当: (分担機関) 東北大学 / (分担機関) 東京科学大学
 【GL: 小松 一彦(分担)@東北大学、
 GSL: 小林 諒平(分担)@東京科学大学、
 佐藤 雅之(分担)@東北大学、富嶋 茂樹@理研
 AD: 佐野 健太郎(協力)@理研】

アーキテクチャ調査研究サブG1

(分担機関) インテル株式会社
 【SGL: Joshua Fryma (分担)】

アーキテクチャ調査研究サブG3

(協力機関) NVIDIA Corporation
 【SGL: Dan Ernst(協力)】

アーキテクチャ調査研究サブG4

(協力機関) HPE
 【SGL: 根岸 史季(協力)】

アーキテクチャ調査研究サブG5

(協力機関) 富士通株式会社
 【SGL: 新庄 直樹(協力)】

アーキテクチャ調査研究サブG6

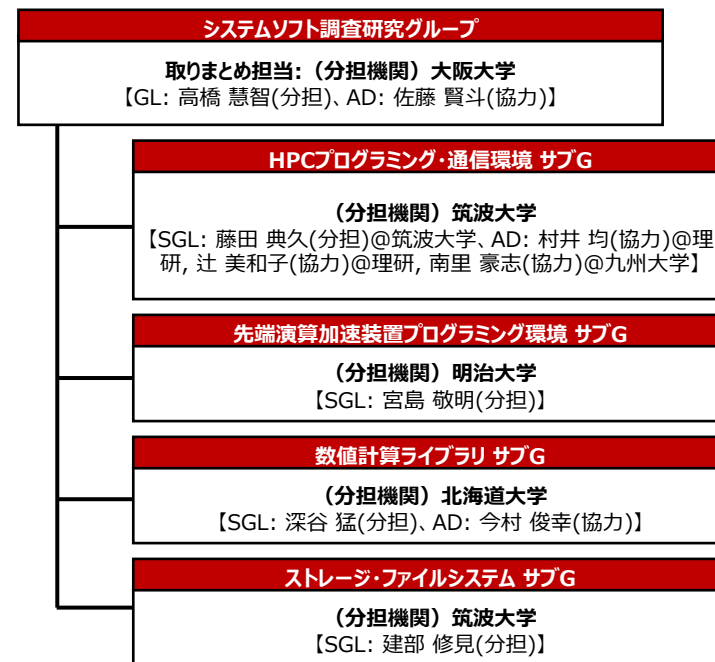
(協力機関) 日本電気株式会社
 【SGL: 百瀬 真太郎(協力)】

調査研究目的

- 次世代のHPCIシステムが備えるべきシステムソフトウェアのエコシステムについて調査し、「富岳」、「富岳NEXT」、「富岳NEXT」以降のソフトウェア整備のための継承戦略を検討する（**持続的な発展**）。アーキテクチャおよびアプリケーションの技術動向を踏まえ、将来のHPCI構成システムを一体的に運用するために求められるソフトウェアエコシステムについて検討（**横断的な展開**）。

調査研究内容

- **システムソフトウェア調査研究グループ（分担機関：大阪大学）**：システムソフトウェア分野の最新技術動向を包括的に調査し取りまとめを行う。アーキ及びアプリ調査研究グループと連携し、既存ソフトウェア資産の利活用・近代化を考慮しつつ、新規/新奇アーキを採用した演算加速器や、AI for Scienceなど、**次世代ハード・アプリを見据えてシステムソフトに求められる要件を整理**する。
- **HPCプログラミング・通信環境サブグループ（分担機関：筑波大学）**：プログラミング環境および通信基盤全般に関して包括的な調査をし、将来のHPCIシステム求められる開発環境の要件を明確化することを目的とする。アプリGやHAIRDESCとの連携やニーズを収集しつつ、**演算加速装置を活用する際のプログラミングおよび通信手法に着目した調査**を行う。**従来の開発手法に限定せず、KokkosやJuliaといった比較的新しいプログラミング環境の動向も調査**する。
- **先端演算加速装置プログラミング環境サブグループ（分担機関：明治大学）**：**先端的演算加速装置（Cerebras, SambaNova等）のHPC分野への適用可能性**を明らかにする。具体的には、プログラミング環境については、各装置の現状把握と今後の動向などを調査・比較する。性能特性理解については、HPC分野に用いられる代表的なアプリケーションを念頭に、性能評価項目を明確化する。
- **数値計算ライブラリサブグループ（分担機関：北海道大学）**：将来のHPCシステムのアーキテクチャ、主要アプリケーションにおけるニーズ、応用数学分野における新たな数値計算技術などを総合的に踏まえ、今後の数値計算ライブラリの開発・整備に向けた**指針**を示す。また、数値計算ライブラリの持続的な開発・整備体制の確立に向けて、課題や方針を整理する。行列計算やFFTなど、基本的かつ重要な数値計算ライブラリについての最新アーキの対応状況、混合精度・乱択アルゴリズムなど、今後の整備が期待される先進的な数値計算技術(混合精度・乱択アルゴリズム)の動向を調査する。
- **ストレージ・ファイルシステムサブグループ（分担機関：筑波大学）**：「富岳NEXT」以降のHPCIを**一体的に運用するためのストレージ・ファイルシステムについての技術動向、技術的課題、制約要件を抽出し**、HPCIの各システムが連携して成果を最大化するために必要な調査研究を実施する。



調査研究目的

- 将来のHPC利用を牽引する革新的アプリケーション利用・開発の動向を調査し、**次世代計算基盤に求められる機能・性能要件をアプリケーション側から明らかにすることを目的**とする。2030年頃を見据え、学術から産業まで幅広いユーザコミュニティと連携して次世代HPCアプリケーションの姿を描く。

調査研究内容

- アプリケーション調査研究グループ (代表機関: 理化学研究所):** AI for Science、AIエージェント、コード自動生成によるアプリ開発、計算科学実験の自動化の4つの項目に注力する。具体的には、AI技術を科学技術計算に活用する動向を調べ、自律エージェント型AIの科学研究への応用可能性を探り、既存アプリのGPU対応への自動コード生成、AIを組み込んだ実験計画自動化・バッチ実験などの調査を統括する。

- 次世代アプリケーションニーズ調査研究サブグループ (分担機関: 東京大学):** HAIRDESCや「富岳NEXT」開発主体などと連携し、次世代アプリケーション開発に関するニーズを把握する。これを基にシステム開発や性能評価に資する要件定義を行い、アーキテクチャ及びシステムソフトウェア調査研究グループへフィードバックする。さらに、**代表的なベンチマークコードを作成し、性能評価として活用するとともに、一般開発者向けの教育コンテンツとしても展開可能な形で整備することで、高度な技術を有するフラグシップシステム利用者だけでなく、NIS利用者も含めた幅広い層を対象に、次世代HPC環境向けアプリケーション開発のニーズを調査**する。CUDAやOpenMP targetなどのGPU向け技術に加え、SYCLやKokkosなどの抽象化技術も含めた多様な開発手法を対象とし、次世代アプリケーション開発手法調査研究サブグループとも連携して生成AIを活用したコード開発支援の可能性も検討する。

- 次世代アプリケーション開発手法調査研究サブグループ (分担機関: 名古屋大学):** LLMによるコード提案・修正・テストの反復的ワークフローによる、次世代HPCアプリケーション開発支援技術の有効性を検証し、次世代HPCIシステムにおけるワークフローの高効率化を実現するためのシステム要件を抽出する。**Claude Code**など民間の対話型LLMを用いた反復プロンプトによるアプリ開発手法や実験自動化支援について調査を行いつつ、**機密性を有するアプリを想定し国産LLM (Swallow@東京科学大) のローカルでの活用**についても検討する。評価には次世代アプリニーズ調査研究サブGで作成されるベンチマークコード群およびHAIRDESCの重点アプリケーション群を用い、その有効性を検証する。さらに、**マルチエージェントLLMによる開発・実行フロー自体の評価も行い、ワークフローの効率化のための次世代HPCIシステムに求められる機能要件を明確化する。**



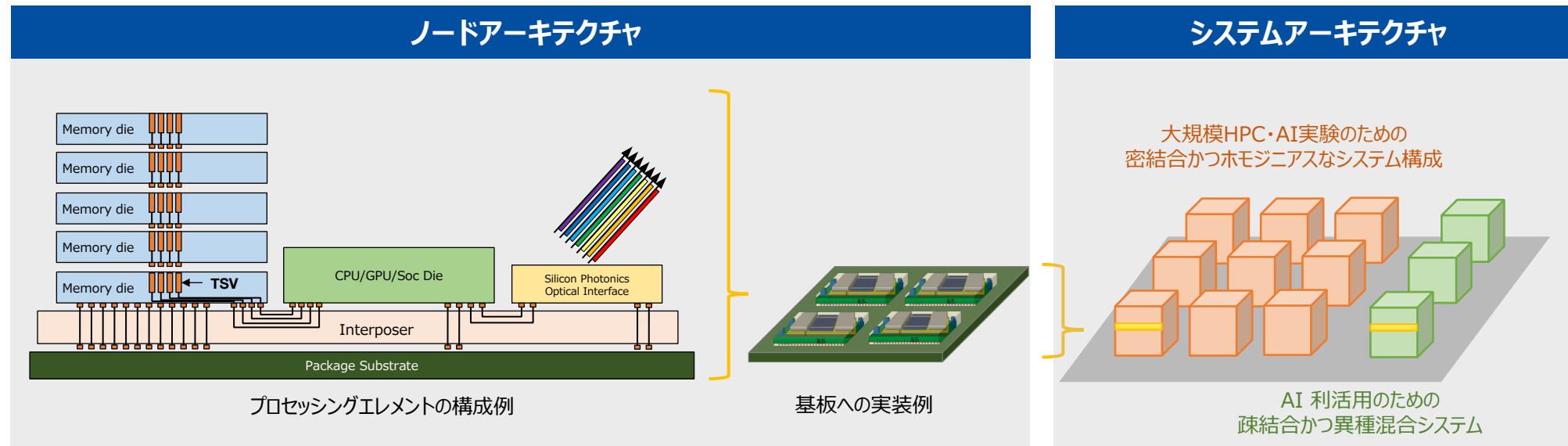
- 次世代HPC・AI研究を推進するためのアーキテクチャの検討

- ノードアーキテクチャ

- **ヘテロニアス構成**: 「富岳NEXT」システム（国産ArmCPU+GPU）に加え、国内外CPU・GPU・FPGA・AIアクセラレータを組み合わせた混載ノード設計の検討
- **次世代メモリ階層の最適化**: HBMやCXLを活用した大容量・高帯域メモリと階層的アクセス管理の検討
- **2.5/3/3.5実装実装・チップレット技術の導入**: 高密度実装によるデータ処理制約緩和と低電力動作の実現可能性を検討（協力者：黒田 忠広〔東大〕、小菅 敦丈〔理研／東大〕）
- **新計算原理**: 光コンピューティング（シリコンフォトニクス等）など高帯域・低遅延・省電力の計算・通信基盤の適用性を調査（協力者：塩見 準〔阪大〕）

- システムアーキテクチャ

- **大規模HPC・AIシステム**: 従来型の「富岳NEXT」フラッグシップ級およびHPCIシステムを想定し、1万～数千ノード規模でのHPCシミュレーション・AI処理およびその融合を支える高性能・高効率なシステム構成（**密結合かつホモニアスなシステム構成**）
- **小～中規模AI利活用システム**: 多数のAIエージェントや分散推論を柔軟に展開可能なクラスタ／分散環境を想定し、クラウド的利用による多様な構成（**疎結合かつ異種混合システム**）



達成目標: 次世代HPCIを支える持続的な調査研究プラットフォームの構築

- **(1) HPCI-RB: 仕様策定リファレンス (HPCI Reference Blueprint)**
 - → 富岳NEXT時代にHPCIに必要なシステムの要件を記したリファレンス (必要に応じて複数案)
 - **技術仕様リファレンス:** アーキテクチャおよびシステムソフトウェアの要件のガイドラインを記述
 - **性能評価基準リファレンス:** アプリケーションが達成すべき実効性能目標となるガイドラインを記述
 - 技術仕様ガイドラインと現行システムでの性能評価値から将来の性能を外挿するための技術開発
 - このガイドラインに従い、かつ各HPCIでの事情を踏まえ富岳NEXT時代に在るべきHPCIシステムの調達・導入
- **(2) HPCI-CB: 継続的なベンチマーク環境の展開 (HPCI Continuous Benchmarking)**
 - → 各HPCIにおいて重要とされるアプリの継続的な性能評価を行う環境
 - 現在富岳NEXTで開発中の継続的なベンチマーク環境をHPCIの他機関へ展開
 - 富岳NEXTで対象とする重点アプリだけでなく各HPCIにおいて重要とされるアプリの性能評価
- **(3) HPCI-CFSP: 継続的な調査研究プラットフォームの構築 (HPCI Continuous FS Platform)**
 - → (1) (2) 等のFS3.0の調査研究の成果・ノウハウを継続的に継承させるための仕組みづくり
 - (1): NDA情報を含む技術情報を含め HPCI-RB をどのように管理・継承するか検討
 - (2): 長期的な HPCI-CB の運用方針の策定

次世代HPCIのための調査研究プラットフォームの構築

